

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Japanese Laid-open Patent

Laid-open Number: Sho 58-161380
Laid-open Date: September 24, 1983
Application Number: Sho 57-44081
Filing Date: March 19, 1982
Applicant: Shunpei Yamazaki

1. Title of the Invention

Semiconductor Device

2. Scope of Claim

1. A semiconductor device comprising a substrate or a substrate having thereon an electrically conductive layer as an electrode, provided thereon a first non-single-crystalline semiconductor layer containing a P-type silicon, germanium, silicon nitride, or silicon carbide as the principal component doped with gallium or indium, and a second non-single-crystalline semiconductor layer containing the impurity at a lower concentration than the first semiconductor layer,

provided that the first and the second semiconductor layers are provided by forming a PI, a PN-, or a PP-junction.

2. A semiconductor device as claimed in Claim 1, wherein the semiconductor device for use in photoelectric conversion comprises from the light-irradiated side, at least one of the junctions of PIN, PN-N, PIN-N or NIP, NP-P, and NIP-P.

3. Detailed Description of the Invention

The present invention relates to a semiconductor device using a non-single-crystalline semiconductor, and particularly, to a photoelectric conversion device which generates photoelectromotive force through the formation of electron and hole pairs by the irradiation of light, said device comprising a substrate or a substrate having thereon an electrically conductive layer as an electrode, provided thereon a first non-single-crystalline semiconductor layer containing a P-type silicon, germanium, silicon nitride, or silicon carbide as the principal component doped with gallium or indium. An object of the present invention is to prevent a P-type impurity to be auto-doped to a second non-single-crystalline semiconductor layer that is formed on the first semiconductor layer.

In the process of plasma-enhanced chemical vapor deposition, diborane alone was used conventionally as an impurity for a P-type semiconductor. However, it has been found that boron is inevitably doped into the second non-single-crystalline semiconductor layer to be formed on the first semiconductor, thereby forming an artificially uncontrollable P-type semiconductor layer containing the impurity at a concentration of $1 \times 10^{17} \text{ cm}^{-3}$ or higher in the second semiconductor layer.

To overcome the problem above, the present invention is characterized in that it comprises using gallium or indium as the acceptor impurity to be added into the P-type semiconductor layer.

In a prior art process for fabricating a photoelectric conversion device by means of plasma-enhanced and thereby constructing a PIN junction or a modified structure thereof comprising non-single-crystalline semiconductor, particularly an amorphous or semi-amorphous semiconductor, the P-type semiconductor layer was formed by using diborane mixed in silane at a concentration of from 0.2 to 1%.

Furthermore, in forming an impurity-free so-called I-type semiconductor layer on the upper side of the P-type semiconductor layer mentioned above, boron was found to intrude (auto-doped) into the I-type semiconductor layer at a concentration of $1 \times 10^{17} \text{ cm}^{-3}$ or more by the dissipation of boron from the previously formed P-type semiconductor layer or the inner wall of the reaction chamber, thereby making it impossible to obtain the so-called I-type or N-type semiconductor layer. Moreover, the controllability of the auto-doped P-type layer was found to be extremely low; the concentration of doping, the ratio of the doped impurity which is present in the acceptor, i.e., the so-called ionization ratio, were both found to be 1% or lower, and the rest of the impurities were found to simply form recombination centers.

The present invention overcomes the aforementioned problems by using gallium or indium as the impurity for acceptors in the P-type semiconductor layer to prevent auto-doping from occurring, and particularly utilizing a semiconductor containing silicon carbide ($\text{Si}_x\text{C}_{1-x}$ ($0 < x < 1$)), silicon and germanium

($\text{Ge}_x\text{Si}_{1-x}$ ($0 < x \leq 1$)), or silicon nitride ($\text{Si}_3\text{N}_{4-n}$ ($0 < n < 1$)) as the principal component added therein hydrogen or a halogen element as a neutralizer of recombination centers.

Thus, as the reactive gases for use in the process, exemplified are gaseous silicides, such as silane, dichlorosilane, silicon fluoride, etc.; gaseous germanides such as germane; or gaseous carbides such as methane and acetylene; but particularly, representatively used are hydrides comprising silane, germane, and methane. In the present invention, a gaseous carbide of gallium or indium is used therein, and particularly, the alkyl compounds below are used as the reactive gas.

<u>Compound</u>	<u>Chemical formula</u>	<u>m.pt.</u>	<u>b.pt.</u>
Trimethylgallium	$(\text{CH}_3)_3\text{Ga}$	-15.8°C	55.8°C
Triethylgallium	$(\text{C}_2\text{H}_5)_3\text{Ga}$	-82.3°C	143°C
Trimethylindium	$(\text{CH}_3)_3\text{In}$	-89.5°C	136°C
Triethylindium	$(\text{C}_2\text{H}_5)_3\text{In}$	-32°C	184°C

In particular, triethylgallium or an indium compound is cooled with ice, and the outlet side is pressure-reduced to a range of from 0.05 to 1 torr. By utilizing the vapor pressure of those compounds at a low temperature, they are added to the silane based reactive gas at a concentration in a range of from 0.01 to 2%.

In case of triethylgallium, a hydrogen-diluted gas cylinder is used to utilize the partial pressure under a high

pressure, i.e., about 500 ppm under a pressure of 20 kg/cm² and 50 ppm under a pressure of 100 kg/cm². In this manner, the addition of the impurity elements is controlled so that they may be added into the reactive gas for semiconductors such as silane at a concentration of 2% or lower, particularly, in a range of from 0.1 ppm to 2%.

Furthermore, silicon, germanium, etc., is deposited by means of plasma enhanced chemical vapor deposition according to a process described in, for example, patent applications filed by the present inventor: "Semiconductor Device" (Japanese Patent Application Sho 53-152883, filed on December 10, 1978), and the division thereof "Method for Fabricating Semiconductor Device" (Japanese Patent Application Sho 56-55607, filed on April 15, 1981).

In the photoelectric conversion device according to the present invention, the P-type semiconductor layer, particularly that on the light-incident side, is provided with a wider energy band as compared with the active semiconductor layer, and the absorption loss of the incident light in the semiconductor layer is minimized.

A constitution providing a continuous junction having a hetero-junction for the energy band structure and a window structure with respect to the P-type semiconductor layer is disclosed in "Semiconductor Device" (U.S. Patent No. 4,239,554, issued on December 6, 1980 and U.S. Patent No. 4,254,429 issued on March 3,

1981) filed by the present inventor. These inventions are obtained by further improving the previous applications filed by the present inventor.

The present invention comprises adding hydrogen or a halogen element such as fluorine or chlorine at a concentration of from 0.1 to 20% by molar into the semiconductor layer above to provide neutralizers for recombination centers. In this manner, an effect of neutralizing the dangling bonds is imparted to the semiconductor layer, and at the same time, a layered structure comprising layers of a semi-amorphous semiconductor (referred to hereinafter as "SAS") having a short-range crystallinity with a range of from 5 to 2,000 Å, representatively, from 5 to 100 Å, and layers of an amorphous semiconductor (referred to hereinafter as "AS") having no such crystallinity even in a short-range order. In this manner, PI, PN-, and PP-junctions having a gallium- or indium-added P layer can be obtained free from auto-doping. More specifically, it is found possible to lower the concentration of impurities in the I, N-, and P- type semiconductor layers to a level of $1 \times 10^{16} \text{ cm}^{-3}$ or lower, and particularly, to a level in a range of from 3×10^{15} to $1 \times 10^{14} \text{ cm}^{-3}$. In particular, by separately forming the P layer and the semiconductor layer to be formed thereon in independent reaction chambers and thereby preventing the impurities from being dissipated from the walls of the reaction chamber, the background level of the doped impurities in the I-conductive semiconductor layer is found to be reduced to 1/100 of that of a

conventional case using diborane or even lower; more specifically, to a concentration in a range of from 5×10^{14} to $5 \times 10^{15} \text{ cm}^{-3}$, in contrast to the conventional level in a range of from 5×10^{16} to $3 \times 10^{17} \text{ cm}^{-3}$.

Particularly, in case that trimethylgallium is doped in P-type layer, and an I-type layer is intended to be formed over it (in the subsequent process), the generated hydride does not absorb boron had been used instead. In forming an I-type layer by plasma enhanced CVD, the contamination was able to be limited only to the boundary layer of 30 to 500 Å thick, and the impurity concentration of the I-type layer was able to be reduced to 3×10^{15} to $1 \times 10^{16} \text{ cm}^{-3}$ or less in the area 0.1μ or farther from the interface with the P-type layer.

The present invention is described with reference to the drawings.

Fig. 1 shows a schematic view of a plasma enhanced CVD apparatus necessary for realizing the present invention.

Referring to Fig. 1, a substrate (1) is provided inside first to fourth reaction furnaces (25) to (28) in which an insulating holder, for example, a quartz holder (boat) is placed, in such a manner that it may be in parallel with the flow of a reactive gas flown downward from the upper side to the lower side, and that it may also be in parallel with the discharge from electrodes (2) and (3) which provide a high frequency energy (4).

As a reactive gas, gaseous silane ($\text{Si}_x\text{H}_{2x+2}$, $x \neq 1$) is supplied from (5), (9), (13), and (17), while supplying a hydrogen diluted trimethylgallium ($\text{Ga}(\text{CH}_3)_3$) as the P-type impurity from (6), phosphine (PH_3), arsine (AsH_3), or trimethylantimony ($\text{Sb}(\text{CH}_3)_3$) as the N-type impurity from (18), and hydrogen or helium (He) as the carrier gas from (8), (12), (16), and (20). Furthermore, an additive material for widening the energy band, for instance, methane (CH_4), is supplied from (7), and ammonia (NH_3) or hydrazine (N_2H_4) is supplied from (19). To add impurity at a trace quantity, hydrogen diluted $\text{Ga}(\text{CH}_3)_3$ is supplied from (10) and (14) at a pressure of 100 kg/cm to provide a gallium compound diluted to a concentration of from 10 to 100 ppm, and similarly, phosphine, arsine, or trimethylantimony diluted with hydrogen or silane to a concentration of from 5 to 50 ppm is supplied from (11) and (15).

The reactive gases above are supplied to the reaction chambers (25), (26), (27), and (28) from the gas inlets to the reaction chambers, which also function as electrodes for generating plasma (51), (52), (53), and (54). When the reactive gas is discharged into the reaction chamber, an electromagnetic energy is applied thereto, and the gases are plasma discharged, activated, and decomposed to produce reaction products on the surface of the objects. The reaction chamber is of a plasma-enhanced CVD type, in which an electromagnetic energy ranging from D.C. to 20 MHz is

applied, more specifically, a D.C. electromagnetic energy, or a 500kHz or a 13.56MHz frequency electromagnetic energy is applied by the electrodes (2) and (3). By further heating the substrate (1) having the depositing surface with an infrared heating furnace (4) in a temperature range of from 100 to 500°C, representatively in a range of from 200 to 300°C, a greater number of substrates can be treated at once.

The substrate (1) is first inserted into a first pre-chamber (23), and the pre-chamber is evacuated to vacuum by using a rotary pump (30). The pressure inside the pre-chamber can be recovered to the atmospheric pressure by introducing nitrogen from (21). After the pre-chamber is evacuated to vacuum, a gate (55) is opened to a third pre-chamber which is heated to a temperature in a range of from 200 to 400°C by the infrared lamps provided in the vicinity thereof. After transferring the substrate to the third pre-chamber above, the gate (55) is closed again, and nitrogen is introduced into the first pre-chamber from (21) to recover the atmospheric pressure. Thus, another substrate is introduced inside the first pre-chamber. By repeating this process cycle, the substrate in the first pre-chamber is transferred to the second pre-chamber, and the substrate in the second pre-chamber is transferred to the first pre-chamber. Furthermore, by removing air from the substrate in the first pre-chamber by evacuating it to vacuum, and then removing adsorbed oxygen and water therefrom in the second pre-chamber by vacuum heating in the second pre-chamber,

the oxygen concentration in the semiconductor layer could be lowered than a conventionally known level in a range of from 1 to $3 \times 10^{18} \text{ cm}^{-3}$ or lower, i.e., to 1/3 thereof, and representatively, to a level in a range of from 1×10^{17} to $5 \times 10^{15} \text{ cm}^{-3}$; i.e., to a level of 1/10 to 1/30 of the conventional oxygen concentration.

As a matter of course, the vacuum leak from the external in each of the reaction chambers is assured to maintain a value of 10^{-8} torr or lower.

After forming a P-type conductive $\text{Si}_x\text{C}_{1-x}$ ($0 < x \leq 1$) having an energy band width of from 1.6 to 2.2 eV and containing gallium or indium as an acceptor impurity at a concentration of from 1 to $20 \times 10^{10} \text{ cm}^{-3}$, representatively, at a concentration of from 7 to $8 \times 10^{10} \text{ cm}^{-3}$, at a thickness of 200 Å or less, representatively, at a thickness of from 30 to 150 Å, the first and the second reaction chambers are each evacuated to vacuum, and then, the substrate having the film deposition surface is transferred to the second reaction chamber (26). In this manner, the second semiconductor layer is formed free from the influence of the semiconductor layer attached to the wall of the first reaction chamber. At this time, the substrate placed inside the second reaction chamber is transferred to the third reaction chamber (27), while the substrate in the third reaction chamber (27) is transferred to the fourth reaction chamber (28), that in the fourth reaction chamber is transferred to the third pre-chamber

(29), and that in the third pre-chamber is taken to the outside after completely shutting the gate (56).

In the second reaction chamber (26), an impurity-free I-type second semiconductor layer (45) containing non-single-crystalline silicon as the principal component, whose vertical cross section view is shown in Fig. 2 (A), is deposited to a thickness in a range of from 100 to 2,000 Å, representatively, at a thickness of from 200 to 500 Å after forming the P-type first semiconductor layer. Because the I-type layer thus obtained includes a 50 to 100 Å thick impurity layer which is formed by the impurities which is used in forming the second semiconductor layer, it must be deposited for a thickness of 100 Å or more, so that the P-type impurities and the N or N⁻ type impurities may not be directly mixed at a concentration higher than a value in a range of from 1 to $5 \times 10^{16} \text{ cm}^{-3}$.

The I-type semiconductor layer is particularly important for forming a depletion layer, and enhancing drift moving the carriers to the electrode.

Then, in the third reaction chamber (27), an N⁻ conductive third semiconductor layer (46) having a donor concentration in a range of from 1×10^{17} to $3 \times 10^{19} \text{ cm}^{-3}$ as shown in Fig. 2 (A) is formed at a thickness of from 0.1 to 0.6 μ. Then, in the fourth reaction chamber (28), an N-type conductive fourth semiconductor layer (47) in which phosphorus or arsenic is doped at an impurity concentration of from 1 to $20 \times 10^{20} \text{ cm}^{-3}$ is formed at a thickness

of from 100 to 500 Å. To provide BSF (depletion layer electric field in the reversed direction) to the minority carriers, this semiconductor layer is constructed with $\text{Si}_3\text{N}_{4-x}$ ($0 < x < 4$, representatively, x is in a range of from 3 to 3.8) to yield an E_g falling in a range of from 1.8 to 2.5 eV. The E_g of the I-type layer (45) and the N-type layer (46) are controlled to be in a range of from 1.5 to 1.8 eV by using the aforementioned non-monocrystalline silicon.

After stacking the four semiconductor layers above, an organic resin mold (49) such as an epoxy resin or polyimide is applied as an overcoating to a thickness of from 100 to 500 Å to provide an electrode (48) and for improving moisture resistance.

In Fig. 2 (A), a light-transmitting substrate (40), for instance, a glass or polyimide substrate, is used, and Ni is provided at a depth of 20 μ . Otherwise, a bulk Ni containing B and P, and optionally having thereon Al or Cu is provided as a buried electrode (41). A transparent electrically conductive film (43) is formed thereon. The transparent electrically conductive film is a two-layered film obtained by laminating an ITO (indium oxide containing from 3 to 10% tin oxide) layer and a tin oxide layer (containing from 2 to 10% of antimony oxide).

The transparent electrically conductive film is provided depending on the contacting semiconductor. In case that a P-type semiconductor is brought into contact with the film as in the case of the example above, a transparent electrically conductive film

of a pentavalent metal, such as antimony oxide (Sb_2O_3 or Sb_2O_5), is formed at a thickness of from 50 to 200 Å in contact with the semiconductor layer, and ITO is provided as the base layer thereof to improve the electric conductivity of the conductive film. This is found greatly contributive to the improvement of the conversion efficiency, and particularly, in the increase of current. Furthermore, in case that ITO is brought into contact with the conductive film, the current density is found to be greatly increased from a range of 5 to 10 mA/cm² to a range of 13 to 20 mA/cm². This is attributed to the fact that antimony function as the recombination centers for the holes in the P-type semiconductor, and that the electrical series resistance at the interface is greatly lowered.

In Fig. 2 (B) is given the thus obtained energy band width corresponding to Fig. 2 (A), with the corresponding numbers attached thereto.

The figure clearly reads that the active semiconductor layers (41) to (46) efficiently supply the minority carriers, i.e., holes in this case, by utilizing the high potential difference between the P-type semiconductor layer (44) and the N-type semiconductor layer (46). In particular, to provide sufficient width to the depletion layer and a high electric field intensity in the intrinsic semiconductor layer (45) located in the vicinity of the incident light, an N-type semiconductor layer (46) is provided, and the carriers generated in (46) by the irradiation of light are obtained by drifting the minority carriers to the P-type

semiconductor layer (44) with the assistance of the BSF effect provided by the N-type layer (47). Considering the energy band, a photoelectric conversion device comprising W (a P-type layer having an E_g wider than that of silicon carbide) - N (silicon) - W (an N-type layer having an E_g wider than that of silicon nitride) is obtained. As a result, the efficiency of 5 to 7%/cm² obtained on a conventional type of PIN semiconductor is found to increase to a high conversion efficiency of 10 to 12% at AM1 by utilizing a PIN-N structure. Furthermore, in a 10 x 10-cm² size large area substrate, an open voltage of 0.9 to 0.95 V, a short circuit current of 16 to 20 mA/cm², and a practical conversion efficiency of from 7 to 10% are obtained by the use of an auxiliary electrode (41).

The effect of auto-doping is studied by means of IMA (ion micro analyzer) for a case using gallium as a P-type impurity according to the present invention and for a case using boron. The results are shown in Fig. 3.

Referring to Fig. 3 (A), an I-type semiconductor layer (45) in which no impurity is added intentionally is formed on a P-type semiconductor layer.

As is clearly seen from Fig. 3 (B), in case that a P-type semiconductor layer is formed at thickness of 500 Å by using silane mixed with diborane as a boron impurity and an I-type semiconductor layer is formed thereon in the same reaction furnace, curve (61) is obtained. That is, even in case that a dis-

tance of 2,000 Å or more is taken from the surface (65), boron was found still present at a concentration of about $1 \times 10^{17} \text{ cm}^{-3}$.

In case that an independent reaction product method is used by using diborane in the place of trimethylgallium in the case illustrated in Fig. 1, curve (62) is obtained in Fig. 3 (B). The doped density is found to be lowered to about 10^{16} cm^{-3} , i.e., to about 1/10 of the case above. By using trimethylgallium according to the present invention, the auto-doping effect is observed to minimize as in curve (62) even in case that the P-type semiconductor layer and the I-type semiconductor layer are deposited in the same reaction chamber. Furthermore, by employing the independent reaction chamber method as illustrated in Fig. 1, curve (63) is obtained as a result. The curve corresponds to a case in which the impurity concentration is controlled to a range of from 7 to $8 \times 10^{20} \text{ cm}^{-3}$. In case that the concentration is lowered to $1 \times 10^{20} \text{ cm}^{-3}$ or lower, or in case that $\text{Si}_x\text{C}_{1-x}$ ($0 < x < 1$, representatively, x is in a range of from 0.2 to 0.5) is used in combination with silicon carbide at a concentration of $8 \times 10^{20} \text{ cm}^{-3}$, the concentration to a depth of 500 Å was found to be lowered to $1 \times 10^{15} \text{ cm}^{-3}$ or lower, and particularly, to $1 \times 10^{14} \text{ cm}^{-3}$ or lower.

The fact that the concentration is controllable to a low value of $1 \times 10^{14} \text{ cm}^{-3}$ or lower signifies that the impurity control is possible with high precision in plasma-assisted CVD to a level well comparable to that of a process using monocrystalline semi-

conductor. Accordingly, the industrial value of the invention is provided not only to a PIN type diode, but also to PINIP, NIPIN type bipolar transistors, CCDs, and insulated gate field effect semiconductor devices. Furthermore, by adding from 5 to 10×10^{10} cm^{-3} of boron to a P-type semiconductor layer, the optical energy band for the non-single-crystalline silicon semiconductor decreases to a range of from 1.65 to 1.4 eV, a level lower than the level of from 1.7 to 1.8 eV for an intrinsic semiconductor. However, an energy band in a range of from 1.7 to 1.8 eV is obtained for cases using indium or gallium, and hence, no drop in E_g due to the addition of impurities was observed.

In the apparatus illustrated in Fig. 1, a cylinder of trimethylgallium diluted with hydrogen was used. However, the constitution in Fig. 1 may be additionally controlled by cooling the cylinder and thereby controlling the quantity by means of evaporation utilizing the vapor pressure. A junction characteristic substantially free of auto-doping was obtained similarly in case of indium.

In Fig. 3, germanium silicide ($\text{Si}_x\text{Ge}_{1-x}$, where $0 < x < 1$) or silicon carbide ($\text{Si}_x\text{C}_{1-x}$, where $0 < x < 1$) can be used as the P-type semiconductor layer in place of a non-single-crystalline silicon. Furthermore, as described in the foregoing, ($\text{Si}_x\text{C}_{1-x}$, where $0 < x < 1$) may be used for the P-type layer and the I-type layer may be of silicon or germanium silicide to provide a

hetero-junction these cases again, characteristic curves (62) and (63) free of auto-doping were obtained.

Accordingly, in the present invention, the concentration in the I-type layer, and particularly in the active semiconductor layers in photoelectric conversion devices can be changed to provide IN-, N-, or P- layers. An N- type layer can be obtained by adding from 0.01 to 1 ppm of phosphine to silane in third reaction chamber described in Example 1. To obtain a P- type layer at a higher concentration than 1×10^{14} to $1 \times 10^{15} \text{ cm}^{-3}$ as shown by curve (63) in Fig. 3, gallium is added at the necessary quantity to silane.

Thus, a photoelectric conversion device provided with a PIN-N junction or a PN-N structure from the side of light incidence was obtained by using the reaction furnace illustrated in Fig. 1. However, by repeating this process, a laminate comprising serial connected junctions of PIN-NPIN-N or PIN-NPI-N from the side of light incidence can be obtained. Furthermore, by controlling the E_g of the front IN- active layer to a range of from 1.6 to 1.8 eV by using a non-monocrystalline silicon while controlling that of the backside to a range of from 1.0 to 1.6 eV by using $\text{Si}_x\text{Ge}_{1-x}$ ($0 < x < 1$), a further increased open voltage can be obtained. Concerning NIP-P, an NIP-PNIP-P junction and an NIP-PNIP junction can be obtained as well.

As described in the foregoing, the present invention comprises an IN- or an IP-junction, or a P-N- junction inclusive of

N-P--P-, P-N--N-, --N-, and IP--P-, as the active semiconductor layer. Comparing with the conventional devices, the active semiconductor layer according to the present invention is not only lowered in impurity concentration than in the simple P- or N-type conductive layers but also is controlled in concentration of the current interfering elements such as oxygen, carbon, and nitrogen to such a value of $3 \times 10^{17} \text{ cm}^{-3}$ or less by IMA measurement. Moreover, the incorporation of trivalent gallium or indium, or pentavalent antimony into the I-type layer on the light irradiated side is minimized, while additionally rendering the layer P- or N-conductive to increase the lifetime of the minority carriers. Furthermore, the I-type, P--type, and the N-type layers are each deposited in separate chambers. Thus by integrating all the aforementioned aspects of the present invention, a large-area photoelectric conversion device having a conversion efficiency higher than 10% is implemented for the first time.

In the present invention, a P-type semiconductor layer containing doped gallium or indium is deposited on the substrate. However, an N-type semiconductor considerably decreased in autodoping can be similarly obtained by using trimethylantimony (melting point: -62°C , boiling point: 80.6°C ; $(\text{CH}_3)_3\text{Sb}$) or triethylantimony (melting point: -98°C , boiling point: 159°C (730 mmHg); $(\text{C}_2\text{H}_5)_3\text{Sb}$). In such a case, Sb is added to the deposition surface at a concentration of from 1 to $20 \times 10^{10} \text{ cm}^{-3}$, and an N-type and an I-type conductive layers are

formed sequentially. In this manner, similar to the case of gallium, auto-doping to the I-type layer was found to be minimized. Thus, an N-type antimony-doped semiconductor layer can be formed on a metallic substrate or a light-transmitting substrate having thereon a transparent electrically conductive film such as ITO, and an I-, P-, or N-type semiconductor layer with auto-doping lowered to a level of from 1×10^{14} to $1 \times 10^{16} \text{ cm}^{-3}$ can be formed further thereon. Accordingly, even in an NIP-P structure, a conversion efficiency of from 9 to 11% was achieved.

4. Brief Description of the Drawings

Fig. 1 shows a scheme of an apparatus for fabricating a semiconductor device.

Fig. 2 (A) shows a cross sectional view of the photo-electric conversion device according to the present invention, and Fig. 2 (B) shows the energy band corresponding to the structure shown in Fig. 2 (A).

Fig. 3 shows the impurity concentration profile in a PI junction obtained according to the present invention.

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58-161380

⑤ Int. Cl.³
H 01 L 31/04

識別記号 庁内整理番号
7021-5F

⑬ 公開 昭和58年(1983)9月24日

発明の数 1
審査請求 未請求

(全 8 頁)

⑭ 半導体装置

① 特 願 昭57-44081

② 出 願 昭57(1982)3月19日

③ 発 明 者 山崎舜平

東京都世田谷区北烏山7丁目21

④ 出 願 人 株式会社半導体エネルギー研究所
東京都世田谷区北烏山7丁目21
番21号

plasma Si-H₂

明 細 書

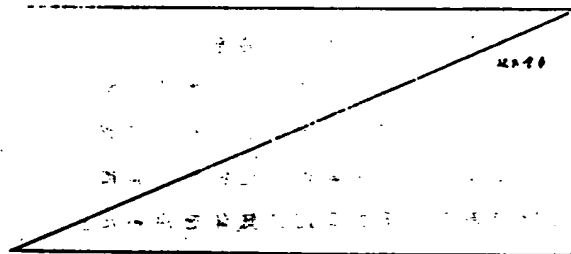
1. 発明の名称

半導体装置

2. 特許請求の範囲

1. 基板または基板上の導電層よりなる電極と、該電極上にガリウムまたはインジウムまたは添加されたP型の元素、ゲルマニウムまたは炭化元素を主成分とする第1の非単結晶半導体層と、該半導体層に比べて低不純物濃度の第2の非単結晶半導体層とを積層して設けた半導体装置において、前記第1および第2の半導体層がPI、PN、PP接合を有して設けられたことを特徴とする半導体装置。

2. 特許請求の範囲第1項において、光電変換用半導体装置は光照射面側よりPIN、PNP、PINPまたはNIP、NPP、NIPP接合を少なくとも1つ有して設けられたことを特徴とする半導体装置。



3. 発明の詳細な説明

本発明は非単結晶半導体を用いた半導体装置特に光照射により電子・ホール対を発生せしめる光起電力発生用光電変換装置において、基板または基板上の導電層よりなる電極上に、ガリウムまたはインジウムまたは添加されたP型の元素、ゲルマニウムまたは炭化元素を主成分とする第1の非単結晶半導体層を設け、該半導体層上に形成する第2の非単結晶半導体層中にP型の不純物がオートドーピングされることを図くことを目的としている。

本発明はプラズマ処理において、従来のP型半導体用不純物としてジボランのみが用いられ

(A)

(B)

ていたが、このホウ素がこの半導体層上に形成する第2の非単結晶半導体層中にドーピングがされてしまい、この第2の半導体層は人為的に制御され得ない $1 \times 10^{17} \text{cm}^{-3}$ またはそれ以上の不純物濃度のP型の半導体層が形成されてしまう。

本発明はかかる欠点を除去するため、かかるP型半導体層中に添加するアクセプタ用不純物としてガリウムまたはインジウムを用いたことを特徴としている。

従来非単結晶半導体特にアモルファスまたはセミアモルファス半導体により、PIN接合またはその変形構造を構成して光電変換装置をプラズマ気相法により作製せんとする時、基板上にP型半導体層をシランにジボランを0.2~1%混合して形成していた。

しかもこの接合さらにこの上面に不純物を添加しないいわゆるI型半導体層を形成せんとする時、この半導体層中にはその前に形成したP型半導体層よりまた反応炉の内壁よりホウ素が

(3)

マニウム化合物気体としてゲルマン、また炭化物気体としてメタン、アセチレン等を用い、特にシラン、ゲルマンおよびメタンよりなる水素化合物を用いることが代表的であるが、そこにガリウムまたはインジウムの炭化物気体特にアルキル化合物である以下の反応性気体を用いた。

(3) なわち

品名	化学式	融点	沸点
トリメチルガリウム	(OH) ₃ Ga	-16.80	55.80
トリエチルガリウム	(OH) ₃ Ga	-82.50	143.0
トリメチルインジウム	(OH) ₃ In	-89.50	156.0
トリエチルインジウム	(OH) ₃ In	-32.0	184.0

である。特にトリエチルガリウムまたはインジウム化合物はドライアイスで冷却し、出口側を0.05~1torrとして、その低温での蒸気圧を利用してシラン系の反応性気体に対し0.01~2%添加し得るようにした。

またトリエチルガリウムは水素希釈のボンベを用い、20Kg/cm²では約500PPM、100Kg/cm²では約5000PPMの濃度を得る。

(4)

しみだして、I型半導体層中に $1 \times 10^{17} \text{cm}^{-3}$ またはそれ以上オートドーピングされてしまい、いわゆるI型またはN型を得ることができない。加えてオートドーピングされたP層に関しても、そのドーピングの濃度、さらにドーピングされた不純物のアクセプタ率なるいわゆるイオン化率も1%以下であり、残りは単に再結合中心を形成してしまい、その制御性はきわめて低いものであつた。

本発明はかかる欠点を除去し、P型半導体層はオートドーピングがないガリウムまたはインジウムをアクセプタ用の不純物として用い、特に炭化珪素 ($81 \pm 0.1 (0 < x < 1)$)、珪素、ゲルマニウム ($0.0 \pm 8.1 (0 < x < 1)$) を主成分とし、その中に水素またはヘロゲン元素が再結合中心中和剤として添加されている半導体に対し適用したものである。

このため反応性気体として珪化物気体例えばシラン、ジクロールシラン、フッ化珪素、ゲル

(4)

では50PPMとなる高圧下での気化する分圧を利用して、シラン等の半導体用反応性気体と同様に2%以下0.1PPM~2%の濃度の不純物制御を行なつた。

さらにその上面に珪素またはゲルマニウム等を同様のプラズマ気相法例えば本発明人の出願になる特許願「半導体装置」(特願昭55-152883 853.12.10出願)およびその分割出願「半導体装置作製方法」(特願昭56-55607 566.4.15出願)に示されているプラズマ気相法により実施した。

さらに本発明における光電変換装置においてP型半導体層特に入射光側半導体層を活性半導体層に比べて広いエネルギーバンド巾とし、その半導体層での照射光の吸収損失の増加を防いでいる。

このエネルギーバンド構造をヘテロ接合を有する逆接合とし、P型の半導体層に対し逆接合を設けたものとして、本発明人の出願になる

(4)

半導体装置 (米国特許 4, 254, 429 1980.12.6 発行 米国特許 4, 254, 429 1981.3.3発行) が知られている。本発明はかかる本発明人の発明になる出願をさらに発展させたものである。

本発明はかかる半導体層に再結合中心中和用の水素、フッ素または塩素の如きハロゲン元素を0.1~20モル%の濃度に含有せしめて、不對結合手中和効果を有せしめるとともに、5~2000Å 代表的には5~100Åの大きさの結晶性 (ショートレンジオーダーの結晶性) を有するセミアモルファス (半非晶質) 半導体 (以下SABという) と、かかるショートレンジオーダーの結晶性を有さないアモルファス (非晶質) 半導体 (以下ABという) とが層状に積層構造を有してけられたものである。かくすることにより、ガリウムまたはインジウムが添加されたP層を有するPI, PN, PF接合において、I, N, P型の半導体層をオートドーピングなく、すなわちガリウムのI層での不純物濃度は $1 \times 10^{16} \text{cm}^{-3}$ 以下特に $5 \times 10^{15} \sim 1 \times 10^{17} \text{cm}^{-3}$ にまで下げることがで

(7)

以下図面に従つて説明する。

第1図は本発明を実施するのに必要なプラズマCVD装置の概要を示す。

すなわち基板(1)は絶縁性ホルダ例えば石英ホルダ(ボート)(2)が保持された第1~第4の反応炉(3)~(6)中に、上方向から下方向への反応性ガスの流れに平行であり、かつ高周波エネルギー(4)に対する電極(3),(5)の放電に対し、平行方向に設置させている。

反応性気体は珪化物気体 ($\text{SiH}_4, \text{SiH}_2\text{Cl}_2$) を(3),(5),(6)より、またP型不純物である水素希釈のトリメチルガリウム ($\text{Ga}(\text{TM})$) を(4)より、N型不純物であるフォスフィン (PH_3), アルシン (AsH_3) またはトリメチルアンチモン ($\text{Sb}(\text{TM})$) を(5)より、またはトリメチルアンチモン ($\text{Sb}(\text{TM})$) を(6)より、またはトリメチルアンチモン ($\text{Sb}(\text{TM})$) を(6)より供給した。また広いエネルギーバンド巾とするための添加剤例えばメタン (CH_4) を(7)、アンモニア (NH_3) またはヒドラジン (N_2H_4) を(8)より供給する。微量不純物添加用として

(7)

きた。特にこの層およびその上に形成される半導体層に、それらが独立した反応室により形成され、反応炉壁内の不純物の濃度をさけるため、I層中のパツタグラウンドレベルのドーピングは $5 \times 10^{15} \sim 5 \times 10^{16} \text{cm}^{-3}$ と従来より知られたシリランを用いた場合の $5 \times 10^{15} \sim 3 \times 10^{16} \text{cm}^{-3}$ に比べて約1/100以下にすることができた。

特にトリメチルガリウムを用いる場合、その次の工程にてI型半導体層を例えば作ろうとする時、発生する水素化合物がその下地のP型層のガリウムをボロンの場合の如く吸い出すことがなくプラズマ気相中でディボジットされる場合の50~500Åの境界層のみの混合にとどめることができ、このP層の表面より0.1μmまたはそれ以上のI層の厚さにおいては $5 \times 10^{15} \sim 1 \times 10^{16} \text{cm}^{-3}$ 以下の不純物濃度にすることができた。

(8)

100 kg/cm^2 圧の水素希釈のGa ($\text{Ga}(\text{TM})$) より10~100PPMに希釈されたガリウム化合物を(3),(5)より、また同様に水素またはシリランで希釈された5~50PPMのフォスフィンまたはアルシン、トリメチルアンチモンを(5),(6)より供給する。

これらを反応性気体の反応室への噴出し口であつて、かつプラズマ発生用の電極(3),(5),(6),(6)より反応室(3),(5),(6)に供給している。この反応性気体が反応室に放出されると、電磁エネルギーが加えられ、それらの気体をプラズマ放電せしめ、活性化、分解して反応生成物が被形成面上に蓄積される。この反応室では直流~20MHz例えば直流、500kHz、13.56MHzの周波数の電磁エネルギーを電極(3),(5)より加えたプラズマCVD方式である。さらに被形成面を有する基板(1)に赤外線加熱炉(4)により100~500°C 代表的には200~500°Cに加熱し、多量の基板処理ができようにつた。

基板(1)は最初第1の予備室(2)に挿入され、

(8)

ータリーポンプ(30)にて真空~~に~~された。この予備室を大気圧にするには、より窒素を導入した。この予備室が真空引された後、その隣りに設けられた200~400°Cに赤外線ランプにて加熱された第3の予備室にゲイト(50)を開けて移し、その後再びゲイト(50)を閉め、第1の予備室はより窒素を導入し大気圧とした後、別の基板が導入される。かくの如きくりかえしにより、第1の予備室の基板は第2の予備室に、第2の予備室の基板は第1の反応室に、漸次移相して導入される。さらにこの第1の予備室で吸着脱炭素、水を真空加熱により除去することは、半導体層中の炭素の濃度を従来より知られた $1 \sim 5 \times 10^{-7} \text{cm}^3$ よりもさらに $1/3$ 以下代表的には $1/10 \sim 1/30$ の $1 \times 10^{-7} \sim 5 \times 10^{-8} \text{cm}^3$ にまで下げることができた。

もちろん各反応室においても、外部よりの真空リークは 10^{-7}torr 以下を保障できるように務めている。

ない非単結晶珪素を主成分とするI型の第2の半導体層(45)が100~2000Åの厚さ代表的には200~500Åの厚さに形成される。このI層は第2の半導体層を形成する際、第1の半導体層を生成する不純物が50~100Åの深さに混入するため、100Å以上形成させ、P型用の不純物とこの後に形成させるNまたはN型用の不純物とが $1 \sim 5 \times 10^{-6} \text{cm}^3$ 以上の濃度で直接に混合しないように務めた。

このI型半導体層は空乏層を形成させ、ここでキャリアの電極へのドリフトによる移動を助長させるためにきわめて重要である。

さらにこの後第3の反応室に、第2図(A)にかけるN型の $1 \times 10^{-7} \sim 5 \times 10^{-8} \text{cm}^3$ のドナー濃度を有する第3の半導体層(46)を0.1~0.6μの厚さに形成させた。さらに第4の反応室にて $1 \sim 20 \times 10^{-6} \text{cm}^3$ の不純物濃度にしたリンまたはヒ素、アンチモンがドーブされたN型の第4の半導体層(47)を100~500Åの厚さに形成させた。この

以上の如く、第1の反応室において、被形成面上に1.8~2.2eVのエネルギバンド巾を有するガリウムまたはインジウムが $1 \sim 20 \times 10^{-6} \text{cm}^3$ 代表的には $7 \sim 8 \times 10^{-6} \text{cm}^3$ の濃度でアクセプタ不純物として有するP型の導電型の $81 \times 10^{-6} \text{cm}^3$ ($0 < x \leq 1$)を200Å以下代表的には30~150Åの厚さに形成した後、第1および第2の反応室を真空引をして、この被形成面を有する基板を第2の反応室に移相し、第1の反応室の壁面に付着した半導体層の形を第2の半導体層の形状に合わせるようにした。この時第2の反応室に設置された基板は第3の反応室に、第3の反応室の基板は第4の反応室に、第4の反応室の基板は第3の予備室に移相し、第3の予備室の基板はゲイト(50)を完全に閉じた後、他のゲイト(50)より外部に出される。

第2の反応室においては、第2図(A)にそのたて断面図が示されているが、P型の第1の半導体層(44)が形成した上に不純物の添加を行なわ

半導体層をもDBF(逆方向の空乏層電界)を少数キャリアに与えるため、このBgを1.8~2.8eVとした $81 \times 10^{-6} \text{cm}^3$ ($0 < x \leq 4$ 代表的には $x = 3 \sim 3.8$)とした。またI層(45)、N層(46)は前記した非単結晶シリコンを用い1.8~2.8eVとした。

以上の如き4つの半導体層を積層した後、電極(48)および耐湿性向上のため、エポキシ、ポリイミド等の有機樹脂モールド(49)を100~500μの厚さにオーバーコートをした。

第2図(A)において、基板は透光性基板(40)例えばガラス、ポリイミド樹脂を用い、そこに3~20μの深さのN1、N1中にB、Pが添加された~~透明な~~またはそのペルタに 1.0μ が設けられ、うめこみ補助電極(41)を設けた。さらにこの上面に透明導電膜(42)を形成している。この透明導電膜はITO(酸化インジウム+5~10%酸化スズ)と酸化スズ、(2~10%の酸化アンチモンを含む)を積層して2層膜とした。

この透明導電膜はこれに接する半導体がこの

実施例の如くP型半導体(43)はV価の透明導電膜である酸化アンチモン (SnO_2 または Bi_2O_3) を50~200Åの厚さにそれに接する如くして形成し、ITOはこの導電膜の導電性を向上させる如くその下地に設けることが光電変換装置の変換効率の向上特に電流の増大に大きく寄与していた。そしてITOをP型半導体に接せしめる時、5~10mA/cm²の電流密度であつたものが15~20mA/cm²と大きくなって来た。これはアンチモンがP型半導体のホールの再結合中心となり、この界面での電気的な直列抵抗を下げる事ができた。

以上の如くして得られた第2図(A)に対応しエネルギーバンド巾を第2図(B)にその番号を対応して設けている。

この図面より明らかな如く、活性半導体層

(41)~(46)はこの場合の少数キャリアであるホールをP型半導体層(44)とN型半導体層(46)間の高い電位差により効率よく供給せしめている。特

06

ドーピングの効果をIMA(イオンマイクロアナライザ)にて調べた結果を第3図に示す。

第3図(A)においてはP型半導体層(44)上に不純物を意図的に添加しないI型半導体層(45)を形成させた場合である。

第3図(B)において明らかな如く、シリコンを混合したホウ素不純物によりP型半導体層を500Åの厚さに形成し、その上側にI型半導体層を同一反応炉にて形成させた場合、曲線(61)が得られる。すなわち界面(65)より2000Å以上あつても、 1×10^{16} 前後のホウ素の濃度が観察された。

これを同様シリコンを第1図の場合においてトリメチルガリウムのかわりに用いた場合、反応生成物とすると曲線(62)となり、そのドーピングは $\sim 10^{16}$ と約1/10にまで下げることができた。これを本発明の如くトリメチルガリウムを用いた場合、P型半導体層とI型半導体層とを同じ反応室にて形成した場合においても曲線(62)に示す如きそのオートドーピング効果はき

06

に照射光近くにある真性半導体層(45)での空乏層のひろがりおよび高い電界強度を有せしめるため、N型半導体層(46)を設け、さらにこの(46)で光照射により発生したキャリアはBBF効果の助けをN型層(47)により有せしめて少数キャリアをP型半導体層(44)にドリフトさせたものである。エネルギーバンド的には、W(炭化珪素より広い E_g のP型層) — N(珪素) — W(炭化珪素による広い E_g のN型層)とした光電変換装置を作つた。その結果、従来より知られた単なるPIN半導体においては5~7%/cm²までの効率しか得られなかつたものが、PINN型構造とすることにより、10~12%の高い変換効率をAM1にて得ることができた。さらに10cm²の面積基板においても、(41)の補助電極の助けを含めて開放電圧0.9~0.95V、短絡電流16~20mA/cm²、7~10%の実用変換効率を得ることができた。

さらに本発明のガリウムをP型不純物として用いた場合と、ホウ素を用いた場合のオート

06

ドーピングの効果を第1図に示す如く独立反応室方式においては、曲線(63)を得ることができた。これはP型半導体層の不純物濃度を7~ 8×10^{16} とした場合であるが、 1×10^{16} またはそれ以下とすると、また 8×10^{16} の濃度でも 81 ± 0.4 ($0 < x < 1$ $x = 0.2 \sim 0.5$)と炭化珪素とすると、単に500Åまでの深さでも 1×10^{16} 以下特に 1×10^{16} 以下にまですることができた。

この 1×10^{16} 以下の濃度であることは、プラズマ気相法における不純物制御が単結晶半導体と同程度に精度よく行ない得ることを示し、その工業的価値は単にPIN型ダイオードではなく、PINIP, NIPIN型バイポーラトランジスタ、CCD、絶縁ゲート型電界効果半導体装置への適用も可能である。さらにP型半導体層はホウ素を $5 \sim 10 \times 10^{16}$ に添加すると、非単結晶シリコン半導体においての光学的エネルギーバンドは真性の1.7~1.8eVより1.65~1.4eVにまで下つてしまう。しかしガリウムまたはインジウム

06

Kにおいては、1.7~1.8eVであ●不純物添加による E_g の低下はみられなかつた。

第1図の装置においては、トリメチルガリウムを水系で希釈したポンプを用いた。しかし前記した如く、シリンダーを冷してその蒸気圧を用いての気化による制御を第1図の場合に加えてもよい。またインジウムにおいても同様のオートドーピングが実質的にない接合特性を得ることができた。

第3図において、P型半導体層を非単結晶珪素でなく、珪化ゲルマニウム (Si_xGe_{1-x} , $0 < x < 1$)、炭化珪素 (Si_xC_{1-x} , $0 < x < 1$) としてもよい。また前記した如く、P型層を Si_xGe_{1-x} ($0 < x < 1$) とし、I層を珪素または珪化ゲルマニウムとしたヘテロ接合としても同様のオートドーピングのない特性(62), (63)を得ることができた。

このためさらに本発明においてはこのI層を特に光電変換装置についての活性半導体層を

満

IN、N、P等を含むPN接合とし、従来より単にPまたはNの半導体層よりも低不純物濃度としたというのではなく、その中における電流防害要素である酸素、炭素、窒素をIWAにて測定した場合 $3 \times 10^{17} \text{cm}^{-3}$ 以下とし、さらに光照射面側のI層中でガリウムまたはインジウムに●る●個、アンチモンのV個の不純物の混合をさけ、加えてPまたはNとすることにより、少数キャリアのライフタイムを長くさせたこと、さらにこのI、PまたはNをそれぞれ独立に反応室で形成する等のすべてを一体化することにより、初めて10%をこえる高い変換効率を有す大面積型光電変換装置を作ることができた。

本発明は基板上に形成する半導体層はガリウムまたはインジウムの添加されたP型半導体層とした。しかし同様にオートドーピングをきわめて少なくしたN型半導体層を形成するためには、トリメチルアンチモン(融点 -63.0° , 沸点 80.6° (0.1mmHg))またはトリエチルアンチ

満

モン(融点 -98.0° 沸点 159.0° (7.0mmHg) (0.1mmHg))を用いればよい。かかる場合は被形成面上に $1 \sim 20 \times 10^{17} \text{cm}^{-3}$ のSbを添加させ、N型層を形成しさらにI型層を形成し、そのI型層へのオートドーピングはガリウムの場合と全く同様の著しくリンに比べて少なくすることが可能であつた。かくすることにより、金属基板または透光性基板上にITO等の透明導電膜が形成された基板上にN型アンチモンドープ半導体層を、さらにその上面にI、PまたはN型のオートドーピングを $1 \times 10^{17} \sim 1 \times 10^{19} \text{cm}^{-3}$ まで下げた半導体層を作ることができた。このためNIPP構造でも、9~11%の変換効率を得ることができた。

かくして第1図の反応炉により、光照射面側よりPINN接合またはPNN構造を有する光電変換装置を設けた。しかしこれをさらにくりかえし、光照射面側よりPINNPINNまたはPINNPIN接合と積層した直列接続し、前側のIN活性層を非単結晶のSiKに1.6~1.8eVとし、後側を Si_xGe_{1-x} ($0 < x < 1$) に1.0~1.6eVとして開放電圧の増大に務めてもよい。またNIPP、PKN、NIPP、PNIP接合、NIPP、PNIP接合とした場合も同様である。

以上の説明より明らかな如く、本発明においては活性半導体層をIN、IPまたはNPP、PNN、

満

モン(融点 -98.0° 沸点 159.0° (7.0mmHg) (0.1mmHg))を用いればよい。かかる場合は被形成面上に $1 \sim 20 \times 10^{17} \text{cm}^{-3}$ のSbを添加させ、N型層を形成しさらにI型層を形成し、そのI型層へのオートドーピングはガリウムの場合と全く同様の著しくリンに比べて少なくすることが可能であつた。かくすることにより、金属基板または透光性基板上にITO等の透明導電膜が形成された基板上にN型アンチモンドープ半導体層を、さらにその上面にI、PまたはN型のオートドーピングを $1 \times 10^{17} \sim 1 \times 10^{19} \text{cm}^{-3}$ まで下げた半導体層を作ることができた。このためNIPP構造でも、9~11%の変換効率を得ることができた。

4. 図面の簡単な説明

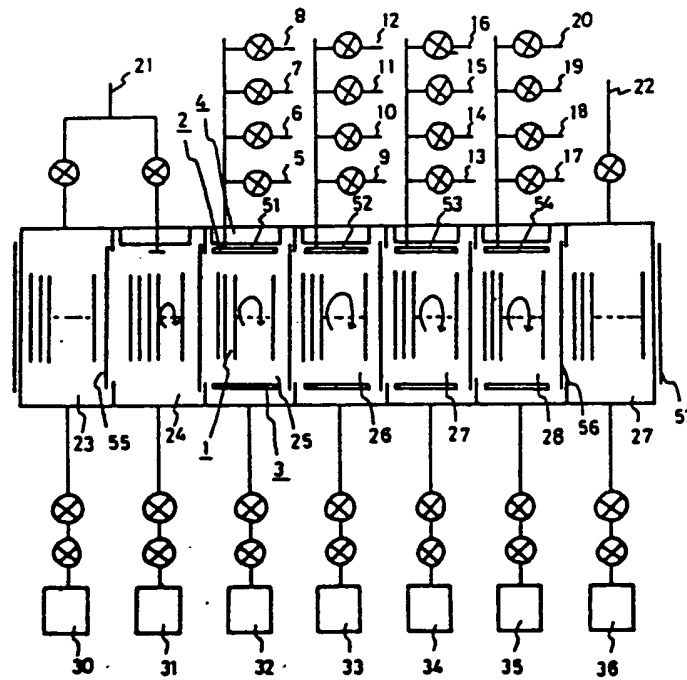
第1図は本発明に用いられた半導体装置製造装置の概要を示す。

第2図(A)は本発明の光電変換装置のたて断面図を示し、また (A)に対応したエネルギーバンド図を示している。

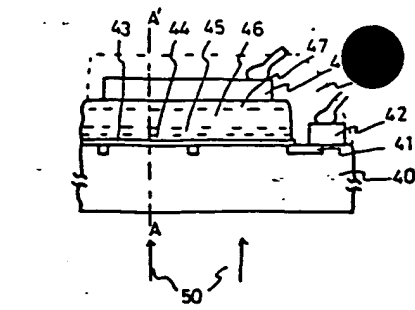
満

。第3図は本発明を用いたPI結合における不純物濃度のプロファイルを示す

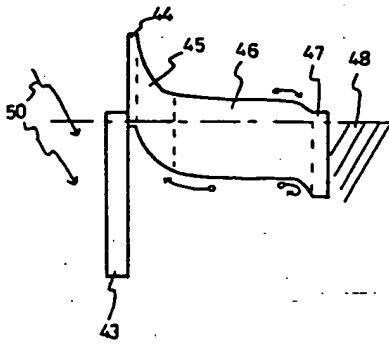
特許出願人
株式会社半導体エネルギー研究所
代表者 山崎 舜平



第1図

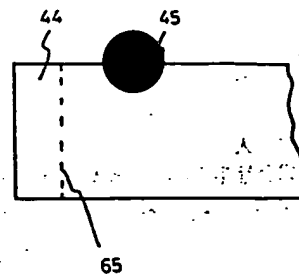


(A)

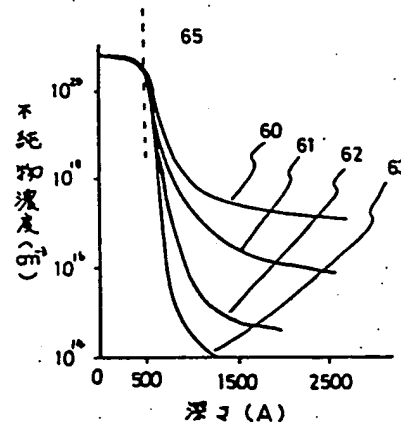


(B)

第2図



(A)



(B)

第3図